

Japanese Patent Laid-open No. 2001-217724 A

Publication date : August 10, 2001

Applicant : Mitsubishi Electric Corporation

Title : Communication Device

5

[Abstract]

[Problems] To obtain a communication device capable of realizing great improvement in BER characteristic.

[Solving Means] A turbo encoder is constituted to include:  
10 the first recursive organization convolutional encoder 31 constituted to output a redundant bit sequence  $u_a$  based on an information bit sequence  $u_1$  and an information bit sequence  $u_2$  and to input the information bit sequence  $u_2$  into an adder 69 provided in a final stage for generating the redundant  
15 bit sequence  $u_a$ ; an interleaver 32 rearranging the information bit sequence  $u_1$ ; an interleaver 33 rearranging the information bit sequence  $u_2$ ; and the second recursive organization convolutional encoder 34 constituted to output a redundant bit sequence  $u_b$  based on the output sequence  
20  $u_{1t}$  of the interleaver 32 and the output sequence  $u_{2t}$  of the interleaver 33 and to input the output sequence  $u_{1t}$  of the interleaver 32 into an adder 69 in a final stage for generating the redundant bit sequence  $u_b$ .

25 [Fig. 1] Fig. 1 is a block diagram showing the

configurations of an encoder and a decoder used in a communication device according to the present invention.

[Fig. 2] Fig. 2 is a block diagram of the transmission system of the communication device according to the present invention.

[Fig. 5] Fig. 5 is a block diagram of a turbo encoder 1.

[Fig. 6] Fig. 6 is a view which shows one example of a recursive organization convolutional encoder constituting the same codes as those of the recursive organization convolutional encoder of Fig. 5(b).

[Fig. 1] (a) 1 turbo encoder  
(b) 22 third determination unit; 11 first decoder; 13 interleaver; 14 interleaver; 15 second decoder; 17 deinterleaver; 20 second determination unit; 21 second R/S decoder; 18 first determination unit; 19 first R/S decoder;

20

[Fig. 5] (a) 31 first recursive organization convolutional encoder; 34 second recursive organization convolutional encoder

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-217724

(P2001-217724A)

(43) 公開日 平成13年8月10日 (2001.8.10)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターミナル* (参考)
H 0 3 M 13/23		H 0 3 M 13/23	5 J 0 6 5
13/13		13/13	5 K 0 0 4
13/29		13/29	5 K 0 1 4
H 0 4 L 1/00		H 0 4 L 1/00	B
// H 0 4 L 27/00		27/00	B
審査請求 未請求 請求項の数 3 O L (全 13 頁)			

(21) 出願番号 特願2000-20943 (P2000-20943)

(22) 出願日 平成12年1月28日 (2000.1.28)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 松本 渉

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 宮田 好邦

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100089118

弁理士 酒井 宏明

Fターム (参考) 5J065 AD10 AD11 AE06 AG06 AH02

5K004 AA01 BA02 BB05

5K014 AA01 BA08 BA11 EA08

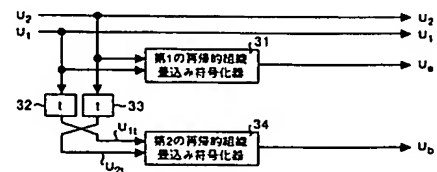
(54) 【発明の名称】 通信装置

(57) 【要約】

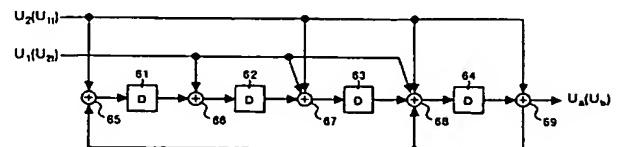
【課題】 BER特性の大幅な向上を実現可能な通信装置を得ること。

【解決手段】 ターボ符号器が、情報ビット系列  $u_1$  および情報ビット系列  $u_2$  に基づいて冗長ビット系列  $u_a$  を出力する構成とし、冗長ビット系列  $u_a$  を生成するための最終段の加算器 69 に対して、情報ビット系列  $u_2$  を入力する第1の再帰的組織畳込み符号化器 31 と、情報ビット系列  $u_1$  を並べ替えるインタリープ 32 と、情報ビット系列  $u_2$  を並べ替えるインタリープ 33 と、インタリープ 32 の出力系列  $u_{1i}$  およびインタリープ 33 の出力系列  $u_{2i}$  に基づいて冗長ビット系列  $u_b$  を出力する構成とし、冗長ビット系列  $u_b$  を生成するための最終段の加算器 69 に対して、インタリープ 32 の出力系列  $u_{1i}$  を入力する第2の再帰的組織畳込み符号化器 34 と、を備える構成とする。

(a)



(b)



## 【特許請求の範囲】

【請求項 1】 ターボ符号器を備える通信装置において、

前記ターボ符号器は、  
入力される第 1 の情報ビット系列および第 2 の情報ビット系列に基づいて第 1 の冗長ビット系列を出力する構成とし、該第 1 の冗長ビット系列を生成するための最終段の加算器に対して、前記第 2 の情報ビット系列を入力する第 1 の再帰的組織畳込み符号化手段と、  
前記第 1 の情報ビット系列を既知の方法で並べ替える第 1 の並べ替え手段と、  
前記第 2 の情報ビット系列を同一の方法で並べ替える第 2 の並べ替え手段と、  
入力される前記第 1 の並べ替え手段の出力系列および第 2 の並べ替え手段の出力系列に基づいて第 2 の冗長ビット系列を出力する構成とし、該第 2 の冗長ビット系列を生成するための最終段の加算器に対して、前記第 1 の並べ替え手段の出力系列を入力する第 2 の再帰的組織畳込み符号化手段と、  
を備えることを特徴とする通信装置。

【請求項 2】 前記第 1 および第 2 の再帰的組織畳込み符号化手段は、5 つの加算器と 4 つの遅延器が、1 段目の加算器から順に交互に接続され、さらに、最終段の加算器の出力が、1 段目および 4 段目の加算器にフィードバックされた状態で、  
前記第 2 の情報ビット系列を、前記第 1 の再帰的組織畳込み符号化手段における 1 段目、3 段目、4 段目および前記最終段の加算器に入力し、  
前記第 1 の情報ビット系列を、前記第 1 の再帰的組織畳込み符号化手段における 2 段目、3 段目および 4 段目の加算器に入力し、  
前記第 2 の並べ替え手段の出力系列を、前記第 2 の再帰的組織畳込み符号化手段における 2 段目、3 段目および 4 段目の加算器に入力し、  
前記第 1 の並べ替え手段の出力系列を、前記第 2 の再帰的組織畳込み符号化手段における 1 段目、3 段目、4 段目および前記最終段の加算器に入力することを特徴とする請求項 1 に記載の通信装置。

【請求項 3】 前記第 1 および第 2 の再帰的組織畳込み符号化手段は、4 つの加算器と 4 つの遅延器が、第 1 の遅延器から順に交互に接続され、さらに、最終段の遅延器の出力が、1 段目の遅延器および 3 段目の加算器にフィードバックされた状態で、  
前記第 2 の情報ビット系列を、前記第 1 の再帰的組織畳込み符号化手段における 2 段目および前記最終段の加算器に入力し、  
前記第 1 の情報ビット系列を、前記第 1 の再帰的組織畳込み符号化手段における 1 段目、2 段目および 3 段目の加算器に入力し、  
前記第 2 の並べ替え手段の出力系列を、前記第 2 の再帰

的組織畳込み符号化手段における 1 段目、2 段目および 3 段目の加算器に入力し、

前記第 1 の並べ替え手段の出力系列を、前記第 2 の再帰的組織畳込み符号化手段における 2 段目および前記最終段の加算器に入力することを特徴とする請求項 1 に記載の通信装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、マルチキャリア変復調方式を採用する通信装置に関するものであり、特に、DMT (Discrete Multi Tone) 変復調方式や OFDM (Orthogonal Frequency Division Multiplex) 変復調方式等により、既存の通信回線を用いたデータ通信を実現可能とする通信装置に関するものである。ただし、本発明は、DMT 変復調方式によりデータ通信を行う通信装置に限らず、通常の通信回線を介して、マルチキャリア変復調方式およびシングルキャリア変復調方式により有線通信および無線通信を行うすべての通信装置に適用可能である。

## 【0002】

【従来の技術】以下、従来の通信装置について説明する。たとえば、SS (Spread Spectrum) 方式を用いた広帯域 CDMA (W-CDMA : Code Division Multiple Access) においては、畳込み符号の性能を大きく上回る誤り訂正符号として、ターボ符号が提案されている。このターボ符号は、情報ビット系列にインタリーブを施した系列を既知の符号化系列と並列に符号化するので、シャノン限界に近い特性が得られると言われており、現在最も注目されている誤り訂正符号の 1 つである。上記 W-CDMA においては、誤り訂正符号の性能が、音声伝送やデータ伝送における伝送特性を大きく左右するため、ターボ符号の適用により伝送特性を大幅に向上させることができる。

【0003】ここで、上記ターボ符号を用いた従来の通信装置の送信系および受信系の動作を具体的に説明する。図 9 は、送信系において使用されるターボ符号器の構成を示す図である。図 9 (a) において、101 は情報ビット系列を畳込み符号化して冗長ビットを出力する第 1 の再帰的組織畳込み符号化器であり、102 はインタリーブであり、103 はインタリーブ 102 により入れ替え後の情報ビット系列を畳込み符号化して冗長ビットを出力する第 2 の再帰的組織畳込み符号化器である。図 9 (b) は、第 1 の再帰的組織畳込み符号化器 101 および第 2 の再帰的組織畳込み符号化器 103 の内部構成を示す図であり、2 つの再帰的組織畳込み符号化器は、それぞれ冗長ビットのみを出力する符号化器である。また、上記ターボ符号器で用いられるインタリーブ 102 では、情報ビット系列をランダムに入れ替える処理を行う。

【0004】上記のように構成されるターボ符号器で

は、同時に、情報ビット系列： $x_1$ と、第1の再帰的組織畳込み符号化器101の処理により前記情報ビット系列を符号化した冗長ビット系列： $x_2$ と、第2の再帰的組織畳込み符号化器103の処理によりインタリーブ処理後の情報ビット系列を符号化した冗長ビット系列： $x_3$ と、を出力する。

【0005】図10は、受信系において使用されるターボ復号器の構成を示す図である。図10において、111は受信信号： $y_1$ と受信信号： $y_2$ とから対数尤度比を算出する第1の復号器であり、112および116は加算器であり、113および114はインタリーブであり、115は受信信号： $y_1$ と受信信号： $y_3$ とから対数尤度比を算出する第2の復号器であり、117はデインタリーブであり、118は第2の復号器115の出力を判定して元の情報ビット系列の推定値を出力する判定器である。なお、受信信号： $y_1$ 、 $y_2$ 、 $y_3$ は、それぞれ前記情報ビット系列： $x_1$ 、冗長ビット系列： $x_2$ 、 $x_3$ に伝送路のノイズやフェージングの影響を与えた信号である。

【0006】上記のように構成されるターボ復号器では、まず、第1の復号器111が、受信信号： $y_{1k}$ と受信信号： $y_{2k}$ から推定される推定情報ビット： $x_{1k}$ の\*

$$L_e(x_{1k}) = L(x_{1k}) - y_{1k} - L_a(x_{1k}) \quad \dots (2)$$

ただし、1回目の復号においては、事前情報が求められていないため、 $L_a(x_{1k}) = 0$ である。

【0009】つぎに、インタリーブ113および114では、受信信号： $y_{1k}$ と外部情報： $L_e(x_{1k})$ を、受信信号： $y_3$ の時刻にあわせるために、信号の並べ替えを行う。そして、第2の復号器115では、第1の復号器111と同様に、受信信号： $y_1$ と受信信号： $y_3$ 、および先に算出しておいた外部情報： $L_e(x_{1k})$ に基づいて、対数尤度比： $L(x_{1k})$ を算出する。その後、加算器116では、加算器112と同様に、(2)式を用いて、外部情報： $L_e(x_{1k})$ を算出する。このとき、デインタリーブ117にて並べ替えられた外部情報は、事前情報： $L_a(x_{1k})$ として前記第1の復号器111にフィードバックされる。

【0010】最後に、ターボ復号器では、上記処理を、所定の回数にわたって繰り返し実行することで、より精度の高い対数尤度比を算出し、そして、判定器118が、この対数尤度比に基づいて判定を行い、もとの情報ビット系列を推定する。具体的にいうと、たとえば、対数尤度比が“ $L(x_{1k}) > 0$ ”であれば、推定情報ビット： $x_{1k}$ を1と判定し、“ $L(x_{1k}) \leq 0$ ”であれば、推定情報ビット： $x_{1k}$ を0と判定する。

【0011】図11は、従来のターボ符号器およびターボ復号器を用いた場合のBER（ビットエラーレート）特性を示す図である。図示のとおり、SNRが高くなるにしたがってBER特性が向上する。たとえば、図11のようにBERを用いてターボ符号の性能を判断する場

\*対数尤度比： $L(x_{1k})$ を算出する（ $k$ は時刻を表す）。このとき、対数尤度比： $L(x_{1k})$ は、以下のように表すことができる。

【数1】

$$L(x_{1k}) = y_{1k} + L_a(x_{1k}) + L_e(x_{1k})$$

$$= \ln \frac{\Pr(x_{1k}=1|Y)}{\Pr(x_{1k}=0|Y)} \quad \dots (1)$$

【0007】なお、 $L_e(x_{1k})$ は外部情報を表し、 $L_a(x_{1k})$ は1つ前の外部情報である事前情報を表し、 $\Pr(x_{1k}=1|Y)$ は、受信信号の全系列 $\{Y\}$ を受け取った条件で、実際に送信された情報ビット： $x_{1k}$ が1である確率を表し、 $\Pr(x_{1k}=0|Y)$ は、全系列 $\{Y\}$ を受け取った条件で、実際に送信された情報ビット： $x_{1k}$ が0である確率を表す。すなわち、(1)式では、情報ビット： $x_{1k}$ が0である確率に対する情報ビット： $x_{1k}$ が1である確率を求めることとなる。

【0008】つぎに、加算器112では、前記算出結果である対数尤度比から、第2の復号器115に対する外部情報を算出する。外部情報： $L_e(x_{1k})$ は、上記(1)式に基づいて、以下のように表すことができる。

合、ターボ符号語の「最小ハミング重み： $w_{min}$ 」が、高SNRのBERに対して影響を与える。具体的にいうと、最小ハミング重みが小さいと、エラーフロア領域（BERの下落が緩やかになる領域）のBERが高くなることが一般的に知られている。

【0012】なお、最小ハミング重みとは、たとえば、図9に示す系列（ $x_1$ 、 $x_2$ 、 $x_3$ ）のとりうる各パターンの、‘1’の個数の最小値のことをいう。したがって、たとえば、

$$x_1 = \dots 00100100000 \dots$$

$$x_2 = \dots 00010100000 \dots$$

$$x_3 = \dots 00010101000 \dots$$

という符号語が、‘1’の個数の最小値を示すパターンの場合、このターボ符号器の最小ハミング重みは、 $w_{min} = 7$ となる。ただし、 $x_1$ 、 $x_2$ は、エンコードの入力データ系列を表し、 $x_3$ はエンコードからの出力データ系列を表す。

【0013】このように、従来の通信装置においては、誤り訂正符号として、ターボ符号を適用することにより、変調方式の多値化に応じて信号点間距離が近くなるような場合においても、音声伝送やデータ伝送における伝送特性を大幅に向上させることが可能となり、既知の畳込み符号よりも優れた特性を得ていた。

【0014】また、従来の通信装置においては、すべての入力情報系列に対して（複数本の情報ビット系列がある場合にはそのすべての系列に対して）ターボ符号化を実施し、さらに、受信側にて、符号化されたすべての信

号をターボ復号し、その後、軟判定を行っている。具体的にいうと、たとえば、16QAMであれば4ビットのすべてのデータ(0000~1111:4ビットコンスタレーション)に対して、256QAMであれば8ビットのすべてのデータに対して、判定を行うことになる。

【0015】

【発明が解決しようとする課題】しかしながら、上記、ターボ符号を採用する従来の通信装置においては、たとえば、図9(b)に示す従来のターボ符号器で用いられているエンコーダに改善の余地があり、このような従来のエンコーダ(再帰的組織畳込み符号化器に相当)を用いたターボ符号化が、シャノン限界に近い最適な伝送特性、すなわち、最適なBER特性を得ているとはいえない、という問題があった。

【0016】本発明は、上記に鑑みてなされたものであって、マルチキャリア変復調方式およびシングルキャリア変復調方式を用いたすべての通信に適用可能とし、さらに、従来技術と比較してBER特性の大幅な向上を実現可能な通信装置を得ることを目的とする。

【0017】

【課題を解決するための手段】上述した課題を解決し、目的を達成するために、本発明にかかる通信装置においては、ターボ符号器を備え、該ターボ符号器が、入力される第1の情報ビット系列および第2の情報ビット系列に基づいて第1の冗長ビット系列を出力する構成とし、該第1の冗長ビット系列を生成するための最終段の加算器に対して、前記第2の情報ビット系列を入力する第1の再帰的組織畳込み符号化手段(後述する実施の形態の第1の再帰的組織畳込み符号化器31に相当)と、前記第1の情報ビット系列を既知の方法で並べ替える第1の並べ替え手段(インタリーバ32に相当)と、前記第2の情報ビット系列を同一の方法で並べ替える第2の並べ替え手段(インタリーバ33に相当)と、入力される前記第1の並べ替え手段の出力系列および第2の並べ替え手段の出力系列に基づいて第2の冗長ビット系列を出力する構成とし、該第2の冗長ビット系列を生成するための最終段の加算器に対して、前記第1の並べ替え手段の出力系列を入力する第2の再帰的組織畳込み符号化手段(第2の再帰的組織畳込み符号器34に相当)と、を備えることを特徴とする。

【0018】つぎの発明にかかる通信装置において、前記第1および第2の再帰的組織畳込み符号化手段は、5つの加算器(加算器65, 66, 67, 68, 69に相当)と4つの遅延器(遅延器61, 62, 63, 64に相当)が、1段目の加算器から順に交互に接続され、さらに、最終段の加算器の出力が、1段目および4段目の加算器にフィードバックされた状態で、前記第2の情報ビット系列を、前記第1の再帰的組織畳込み符号化手段における1段目、3段目、4段目および前記最終段の加算器に入力し、前記第1の情報ビット系列を、前記第1

の再帰的組織畳込み符号化手段における2段目、3段目および4段目の加算器に入力し、前記第2の並べ替え手段の出力系列を、前記第2の再帰的組織畳込み符号化手段における2段目、3段目および4段目の加算器に入力し、前記第1の並べ替え手段の出力系列を、前記第2の再帰的組織畳込み符号化手段における1段目、3段目、4段目および前記最終段の加算器に入力することを特徴とする。

【0019】つぎの発明にかかる通信装置において、前記第1および第2の再帰的組織畳込み符号化手段は、4つの加算器(加算器75, 76, 77, 78に相当)と4つの遅延器(遅延器71, 72, 73, 74に相当)が、第1の遅延器から順に交互に接続され、さらに、最終段の遅延器の出力が、1段目の遅延器および3段目の加算器にフィードバックされた状態で、前記第2の情報ビット系列を、前記第1の再帰的組織畳込み符号化手段における2段目および前記最終段の加算器に入力し、前記第1の情報ビット系列を、前記第1の再帰的組織畳込み符号化手段における1段目、2段目および3段目の加算器に入力し、前記第2の並べ替え手段の出力系列を、前記第2の再帰的組織畳込み符号化手段における1段目、2段目および3段目の加算器に入力し、前記第2の再帰的組織畳込み符号化手段における2段目および前記最終段の加算器に入力することを特徴とする。

【0020】

【発明の実施の形態】以下に、本発明にかかる通信装置の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

【0021】実施の形態1. 図1は、本発明にかかる通信装置で使用される符号器(ターボ符号器)、および復号器(ターボ復号器と硬判定器とR/S(リードソロモン符号)デコードの組み合わせ)の構成を示す図であり、詳細には、図1(a)が本実施の形態における符号器の構成を示す図であり、図1(b)が本実施の形態における復号器の構成を示す図である。

【0022】本実施の形態における通信装置においては、上記符号器および復号器の両方の構成を備えることとし、高精度なデータ誤り訂正能力をもつことにより、データ通信および音声通信において優れた伝送特性を得る。なお、本実施の形態においては、説明の便宜上、上記両方の構成を備えることとしたが、たとえば、2つのうちの符号器だけを備える送信機を想定することとしてもよいし、一方、復号器だけを備える受信機を想定することとしてもよい。

【0023】また、図1(a)の符号器において、1は誤り訂正符号としてターボ符号を採用することによりシャノン限界に近い性能を得ることが可能なターボ符号器であり、たとえば、ターボ符号器1では、2ビットの情

報ビットの入力に対して、2ビットの情報ビットと2ビットの冗長ビットとを出力し、さらに、ここでは、受信側において各情報ビットに対する訂正能力が均一になるように、各冗長ビットを生成する。

【0024】一方、図1(b)の復号器において、11は受信信号: Lcy (後述の受信信号: y2, y1, yaに相当) から対数尤度比を算出する第1の復号器であり、12および16は加算器であり、13および14はインタリーブであり、15は受信信号: Lcy (後述の受信信号: y2, y1, yaに相当) から対数尤度比を算出する第2の復号器であり、17はデインタリーブであり、18は第1の復号器15の出力を判定して元の情報ビット系列の推定値を出力する第1の判定器であり、19はリードソロモン符号を復号してより精度の高い情報ビット系列を出力する第1のR/Sデコーダであり、20は第2の復号器15の出力を判定して元の情報ビット系列の推定値を出力する第2の判定器であり、21はリードソロモン符号を復号してより精度の高い情報ビット系列を出力する第2のR/Sデコーダであり、22はLcy (後述の受信信号: y3, y4…に相当) を硬判定して元の情報ビット系列の推定値を出力する第3の判定器である。

【0025】ここで、上記符号器および復号器の動作を説明する前に、本発明にかかる通信装置の基本動作を図面に基づいて簡単に説明する。たとえば、DMT (Discrete Multi Tone) 変復調方式を用いて、データ通信を行う有線系デジタル通信方式としては、既設の電話回線を使用して数メガビット/秒の高速デジタル通信を行うADSL (Asymmetric Digital Subscriber Line) 通信方式、およびHDSL (high-bit-rate Digital Subscriber Line) 通信方式等のxDSL通信方式がある。なお、この方式は、ANSIのT1.413等において標準化されている。以降、本実施の形態の説明については、たとえば、上記ADSLに適用可能な通信装置を用いることとする。

【0026】図2は、本発明にかかる通信装置の送信系の構成を示す図である。図2において、送信系では、送信データをマルチプレックス/シンクコントロール (図示のMUX/SYNC CONTROLに相当) 41にて多重化し、多重化された送信データに対してサイクリックリダンダンシィチェック (CRC: Cyclic redundancy checkに相当) 42、43にて誤り検出用コードを付加し、さらに、フォワードエラーコレクション (SCRAM&FECに相当) 44、45にてFEC用コードの付加およびスクランブル処理を行う。

【0027】なお、マルチプレックス/シンクコントロール41から、トーンオーダリング49に至るまでには2つの経路があり、一つはインタリーブ (INTERLEAVE) 46が含まれるインタリーブドデータバッファ (Interleaved Data Buffer) 経路であり、もう一方はインタリ

ーブを含まないファーストデータバッファ (Fast Data Buffer) 経路であり、ここでは、インタリーブ処理を行うインタリーブドデータバッファ経路の方の遅延が大きくなる。

【0028】その後、送信データは、レートコンバータ (RATE-CONVERTORに相当) 47、48にてレートコンバート処理を行い、トーンオーダリング (TONE ORDERINGに相当) 49にてトーンオーダリング処理を行う。そして、トーンオーダリング処理後の送信データに基づいて、コンスタレーションエンコーダ/ゲインスケール (CONSTELLATION AND GAIN SCALLINGに相当) 50にてコンスタレーションデータを作成し、逆高速フーリエ変換部 (IFFT: Inverse Fast Fourier transformに相当) 51にて逆高速フーリエ変換を行う。

【0029】最後に、インプットパラレル/シリアルバッファ (INPUT PARALLEL/SERIAL BUFFERに相当) 52にてフーリエ変換後のパラレルデータをシリアルデータに変換し、アナログプロセッシング/ディジタル-アナログコンバータ (ANALOG PROCESSING AND DACに相当) 53にてディジタル波形をアナログ波形に変換し、フィルタリング処理を実行後、送信データを電話回線に送信する。

【0030】図3は、本発明にかかる通信装置の受信系の構成を示す図である。図3において、受信系では、受信データ (前述の送信データ) に対し、アナログプロセッシング/アナログ-ディジタルコンバータ (図示のANALOG PROCESSING AND ADCに相当) 141にてフィルタリング処理を実行後、アナログ波形をディジタル波形に変換し、タイムドメインイコライザ (TEQに相当) 142にて時間領域の適応等化処理を行う。

【0031】時間領域の適応等化処理が実行されたデータについては、インプットシリアル/パラレルバッファ (INPUT SERIAL / PARALLEL BUFFERに相当) 143にてシリアルデータからパラレルデータに変換され、そのパラレルデータに対して高速フーリエ変換部 (FFT: Fast Fourier transformに相当) 144にて高速フーリエ変換を行い、その後、周波数ドメインイコライザ (FEQに相当) 145にて周波数領域の適応等化処理を行う。

【0032】そして、周波数領域の適応等化処理が実行されたデータについては、コンスタレーションデコーダ/ゲインスケール (CONSTELLATION DECODER AND GAIN SCALLINGに相当) 146およびトーンオーダリング (TONE ORDERINGに相当) 147にて行われる復号処理 (最尤復号法) およびトーンオーダリング処理により、シリアルデータに変換される。その後、レートコンバータ (RATE-CONVERTORに相当) 148、149によるレートコンバート処理、デインタリーブ (DEINTERLEAVEに相当) 150によるデインタリーブ処理、フォワードエラーコレクション (DESCRAM&FECに相当) 151、152によるFEC処理およびデスクランブル処理、およびサ

イクリックリダンダンシィチェック (cyclic redundancy check) に相当) 153, 154による巡回冗長検査等の処理が行われ、最終的にマルチプレックス/シンクコントロール(MUX/SYNC CONTROLに相当) 155から受信データが再生される。

【0033】上記に示すような通信装置においては、受信系と送信系においてそれぞれ2つの経路を備え、この2つの経路を使い分けることにより、またはこの2つの経路を同時に動作させることにより、低伝送遅延および高レートのデータ通信を実現可能としている。

【0034】なお、上記のように構成される通信装置においては、図1(a)に示す符号器が、上記送信系におけるコンスタレーションエンコーダ/ゲインスケールング50に位置付けられ、図1(b)に示す復号器が、上記受信系におけるコンスタレーションデコーダ/ゲインスケールング146に位置付けられる。

【0035】以下、本実施の形態における符号器(送信系)および復号器(受信系)の動作を図面にしたがって詳細に説明する。まず、図1(a)に示す符号器の動作について説明する。なお、本実施の形態では、多値直交振幅変調(QAM: Quadrature Amplitude Modulation)として、たとえば、16QAM方式を採用する。また、本実施の形態の符号器においては、すべての入力データ(4ビット)に対してターボ符号化を実行する従来技術と異なり、図1(a)に示すように、下位2ビットの入力データに対してのみターボ符号化を実施し、他の上位ビットについては入力データをそのままの状態で出力する。

【0036】ここで、下位2ビットの入力データについてのみターボ符号化を実行する理由を説明する。図4は、各種デジタル変調の信号点配置を示す図であり、詳細には、図4(a)が4相PSK(Phase Shift Keying)方式の信号点配置であり、(b)が16QAM方式の信号点配置であり、(c)が64QAM方式の信号点配置である。

【0037】たとえば、上記すべての変調方式の信号点配置において、受信信号点がaまたはbの位置である場合、通常、受信側では、軟判定により情報ビット系列(送信データ)として最も確からしいデータを推定する。すなわち、受信信号点との距離が最も近い信号点を送信データとして判定することになる。しかしながら、このとき、たとえば、図4の受信信号点aおよびbに着目すると、いずれの場合(図4(a)(b)(c)に相当)においても、受信信号点に最も近い4点の下位2ビットが、(0, 0)(0, 1)(1, 0)(1, 1)であることがわかる。そこで、本実施の形態においては、特性が劣化する可能性のある4つの信号点(すなわち、信号点間距離が最も近い4点)の下位2ビットに対して、優れた誤り訂正能力をもつターボ符号化を実施し、受信側で軟判定を行う。一方、特性が劣化する可能性の

低いその他の上位ビットについては、そのままの状態で出力し、受信側で硬判定を行う構成とした。

【0038】これにより、本実施の形態においては、多値化に伴って劣化する可能性のある特性を向上させることができ、さらに、送信信号の下位2ビットに対してのみターボ符号化を実施するため、すべてのビットをターボ符号化の対象とする従来技術と比較して、演算量を大幅に削減することができる。

【0039】続いて、入力された下位2ビットの送信データ:  $u_1$ ,  $u_2$ に対してターボ符号化を実施する、図1(a)に示すターボ符号器1の動作について説明する。たとえば、図5は、ターボ符号器1の構成を示す図であり、詳細には、図5(a)がターボ符号器1のブロック構成を示す図であり、図5(b)が本発明にかかる再帰的組織畳込み符号器の回路構成を示す図である。

【0040】図5(a)において、31は情報ビット系列に相当する送信データ:  $u_1$ ,  $u_2$ を畳込み符号化して冗長データ:  $u_a$ を出力する第1の再帰的組織畳込み符号化器であり、32および33はインタリーブであり、34はインタリーブ処理後のデータ:  $u_{1t}$ ,  $u_{2t}$ を畳込み符号化して冗長データ:  $u_b$ を出力する第2の再帰的組織畳込み符号化器である。ターボ符号器1では、同時に、送信データ:  $u_1$ ,  $u_2$ と、第1の再帰的組織畳込み符号化器31の処理により前記送信データを符号化した冗長データ:  $u_a$ と、第2の再帰的組織畳込み符号化器34の処理によりインタリーブ処理後のデータを符号化した(他のデータとは時刻の異なる)冗長データ:  $u_b$ と、を出力する。

【0041】また、図5(b)に示す本発明の再帰的組織畳込み符号化器において、61, 62, 63, 64は遅延器であり、65, 66, 67, 68, 69は加算器である。この再帰的組織畳込み符号化器においては、1段目の加算器65が、入力される送信データ:  $u_2$ (またはデータ:  $u_{1t}$ )とフィードバックされた冗長データ:  $u_a$ (または冗長データ:  $u_b$ )とを加算出力し、2段目の加算器66が、入力される送信データ:  $u_1$ (またはデータ:  $u_{2t}$ )と遅延器61の出力とを加算出力し、3段目の加算器67が、入力される送信データ:  $u_1$ (またはデータ:  $u_{2t}$ )と送信データ:  $u_2$ (またはデータ:  $u_{1t}$ )と遅延器62の出力とを加算出力し、4段目の加算器68が、入力される送信データ:  $u_1$ (またはデータ:  $u_{2t}$ )と送信データ:  $u_2$ (またはデータ:  $u_{1t}$ )と遅延器63の出力とフィードバックされた冗長データ:  $u_a$ (または冗長データ:  $u_b$ )とを加算出力し、最終段の加算器69が、入力される送信データ:  $u_2$ (またはデータ:  $u_{1t}$ )と遅延器64の出力とを加算し、最終的に冗長データ:  $u_a$ (冗長データ:  $u_b$ )を出力する。

【0042】そして、ターボ符号器1においては、冗長データ:  $u_a$ ,  $u_b$ を用いた受信側での送信データ:  $u_1$

11

と  $u_2$  の推定精度が均一になるように、各冗長ビットにおける重みに偏りが発生しないようにしている。すなわち、送信データ:  $u_1$  と  $u_2$  の推定精度を均一化するために、たとえば、送信データ:  $u_2$  を、第 1 の再帰的組織畳込み符号化器 31 における加算器 65, 67, 68, 69 (図 5 (b) 参照) に入力し、インタリーブ実施後のデータ:  $u_{2t}$  を、第 2 の再帰的組織畳込み符号化器 34 における加算器 66~68 に入力し、一方、送信データ:  $u_1$  を、第 1 の再帰的組織畳込み符号化器 31 における加算器 66~68 に入力し、インタリーブ実施後のデータ:  $u_{1t}$  を、第 2 の再帰的組織畳込み符号化器 34 における加算器 65, 67, 68, 69 に入力することで、送信データ:  $u_1$  の系列と送信データ:  $u_2$  の系列との間で、出力までに通る遅延器の数を同一にしている。

【0043】このように、図 1 (a) に示す符号器を用いた場合には、インタリーブの効果として、パースト的なデータの誤りに対して誤り訂正能力を向上させることが可能となり、さらに、送信データ:  $u_1$  の系列の入力と送信データ:  $u_2$  の系列の入力とを、第 1 の再帰的組織畳込み符号化器 31 と第 2 の再帰的組織畳込み符号化器 34 との間で入れ替えることにより、受信側による送信データ:  $u_1$  と  $u_2$  の推定精度の均一化が可能となる。

【0044】なお、図 6 は、図 5 (b) の再帰的組織畳込み符号化器と同一の符号を構成する再帰的組織畳込み符号化器の一例を示す図である。したがって、図 5

(b) に示す再帰的組織畳込み符号化器を、図 6 の回路構成に置き換えた場合においても、上記と同様の効果が得られる。

【0045】図 6 に示す本発明の再帰的組織畳込み符号化器において、71, 72, 73, 74 は遅延器であり、75, 76, 77, 78 は加算器である。この再帰的組織畳込み符号化器は、1 段目の加算器 75 が、入力される送信データ:  $u_1$  (またはデータ:  $u_{2t}$ ) と遅延器 71 の出力とを加算出力し、2 段目の加算器 76 が、入力される送信データ:  $u_1$  (またはデータ:  $u_{2t}$ ) と送信データ:  $u_2$  (またはデータ:  $u_{1t}$ ) と遅延器 72 の出力とを加算出力し、3 段目の加算器 77 が、入力される送信データ:  $u_1$  (またはデータ:  $u_{2t}$ ) と遅延器 73 の出力とフィードバックされた遅延器 74 の出力とを加算出力し、最終段の加算器 78 が、入力される送信データ:  $u_2$  (またはデータ:  $u_{1t}$ ) と遅延器 74 の出力とを加算し、最終的に冗長データ:  $u_a$  (冗長データ:  $u_b$ ) を出力する。

【0046】つぎに、図 1 (b) に示す復号器の動作について説明する。なお、本実施の形態では、多値直交振幅変調 (QAM) として、たとえば、16QAM 方式を採用する場合について説明する。また、本実施の形態の復号器においては、受信データの低位 2 ビットに対してターボ復号を実施し、軟判定により元の送信データを推定し、他の上位ビットについては、受信データを第 3 の

(7)

12

判定器 22 で硬判定することにより、元の送信データを推定する。ただし、受信信号  $Lcy: y_4, y_3, y_2, y_1, y_a, y_b$  は、それぞれ前記送信側の出力:  $u_4, u_3, u_2, u_1, u_a, u_b$  に伝送路のノイズやフェージングの影響を与えた信号である。

【0047】まず、受信信号  $Lcy: y_2, y_1, y_a, y_b$  を受け取ったターボ復号器では、第 1 の復号器 11 が、受信信号  $Lcy: y_2, y_1, y_a$  を抽出し、これらの受信信号から推定される情報ビット (元の送信データ:  $u_{1k}, u_{2k}$  に相当) :  $u_{1k}', u_{2k}'$  の対数尤度比:  $L(u_{1k}'), L(u_{2k}')$  を算出する ( $k$  は時刻を表す)。なお、対数尤度比を算出する復号器としては、たとえば、既知の最大事後確率復号器 (MAP アルゴリズム: Maximum A-Posteriori) が用いられることが多いが、たとえば、既知のビタビ復号器を用いることとしてもよい。

【0048】このとき、対数尤度比:  $L(u_{1k}'), L(u_{2k}')$  は、以下のように表すことができる。

【数 2】

$$L(u_{1k}') = L_{cy} + La(u_{1k}) + Le(u_{1k}) \\ = \ln \frac{\Pr(u_{1k}=1|Lcy)}{\Pr(u_{1k}=0|Lcy)} \dots \dots (3)$$

【0049】

【数 3】

$$L(u_{2k}') = L_{cy} + La(u_{2k}) + Le(u_{2k}) \\ = \ln \frac{\Pr(u_{2k}=1|Lcy)}{\Pr(u_{2k}=0|Lcy)} \dots \dots (4)$$

【0050】なお、本実施の形態において、 $Le(u_{1k})$ ,  $Le(u_{2k})$  は外部情報を表し、 $La(u_{1k})$ ,  $La(u_{2k})$  は 1 つ前の外部情報である事前情報を表し、 $\Pr(u_{1k}=1|Lcy)$  は、受信信号  $Lcy: y_2, y_1, y_a$  を受け取った条件で、実際に送信された情報ビット:  $u_{1k}$  が 1 である事後確率を表し、 $\Pr(u_{1k}=0|Lcy)$  は、 $u_{1k}$  が 0 である事後確率を表し、 $\Pr(u_{2k}=1|Lcy)$  は、受信信号  $Lcy: y_2, y_1, y_a$  を受け取った条件で、実際に送信された情報ビット:  $u_{2k}$  が 1 である事後確率を表し、 $\Pr(u_{2k}=0|Lcy)$  は、 $u_{2k}$  が 0 である事後確率を表す。すなわち、(3) (4) 式では、 $u_{2k}$  が 0 である確率に対する  $u_{2k}$  が 1 である確率と、 $u_{1k}$  が 0 である確率に対する  $u_{1k}$  が 1 である確率と、を求めることとなる。

【0051】つぎに、加算器 12 では、前記算出結果である対数尤度比から、第 2 の復号器 15 に対する外部情報を算出する。外部情報:  $Le(u_{1k})$ ,  $Le(u_{2k})$  は、上記 (3) (4) 式に基づいて、以下のように表すことができる。

13

$$Le(u_{1k}) = L(u_{1k}') - L_{cy} - La(u_{1k}) \quad \dots (5)$$

$$Le(u_{2k}) = L(u_{2k}') - L_{cy} - La(u_{2k}) \quad \dots (6)$$

ただし、1回目の復号においては、事前情報が求められていないため、 $La(u_{1k}) = 0$ 、 $La(u_{2k}) = 0$ である。

【0052】つぎに、インタリーブ13および14では、受信信号 $L_{cy}$ と外部情報： $Le(u_{1k})$ 、 $Le(u_{2k})$ に対して信号の並べ替えを行う。そして、第2の復号器15では、第1の復号器11と同様に、受信信号 $L_{cy}$ 、および先に算出しておいた事前情報： $La(u_{1k})$ 、 $La(u_{2k})$ に基づいて、(3)(4)式による対数尤度比： $L(u_{1k}')$ 、 $L(u_{2k}')$ を算出する。なお、ここでは、 $Pr(u_{1k}=1 | \{L_{cy}\})$ は、受信信号 $L_{cy} : y_2, y_1, y_b$ を受け取った条件で、実際に送信された情報ビット： $u_{1k}$ が1である事後確率を表し、 $Pr(u_{1k}=0 | \{L_{cy}\})$ は、 $u_{1k}$ が0である事後確率を表し、 $Pr(u_{2k}=1 | \{L_{cy}\})$ は、受信信号 $L_{cy} : y_2, y_1, y_b$ を受け取った条件で、実際に送信された情報ビット： $u_{2k}$ が1である事後確率を表し、 $Pr(u_{2k}=0 | \{L_{cy}\})$ は、 $u_{2k}$ が0である事後確率を表す。

【0053】その後、加算器16では、加算器12と同様に、(5)(6)式を用いて、外部情報： $Le(u_{1k})$ 、 $Le(u_{2k})$ を算出する。このとき、デインタリーブ17にて並べ替えられた外部情報は、事前情報： $La(u_{1k})$ 、 $La(u_{2k})$ として、前記第1の復号器11にフィードバックされる。

【0054】そして、上記ターボ復号器では、上記処理を、所定の回数(イテレーション回数)にわたって繰り返し実行することにより、より精度の高い対数尤度比を算出し、そして、第1の判定器18および第2の判定器20が、この対数尤度比に基づいて信号の判定を行い、もとの送信データを推定する。具体的にいうと、たとえば、対数尤度比が“ $L(u_{1k}') > 0$ ”であれば、推定情報ビット： $u_{1k}'$ を1と判定し、“ $L(u_{1k}') \leq 0$ ”であれば、推定情報ビット： $u_{1k}'$ を0と判定し、同様に、対数尤度比が“ $L(u_{2k}') > 0$ ”であれば、推定情報ビット： $u_{2k}'$ を1と判定し、“ $L(u_{2k}') \leq 0$ ”であれば、推定情報ビット： $u_{2k}'$ を0と判定する。なお、同時に受信する受信信号 $L_{cy} : y_3, y_4 \dots$ については、第3の判定器22を用いて硬判定される。

【0055】最後に、第1のR/Sデコーダ19および第2のR/Sデコーダ21では、所定の方法でリードソロモン符号を用いたエラーのチェックを行い、推定精度がある特定の基準を超えたと判断された段階で上記繰り返し処理を終了させる。そして、リードソロモン符号を用いて、各判定器にて前記推定されたもとの送信データの誤り訂正を行い、より推定精度の高い送信データを出力する。

【0056】ここで、第1のR/Sデコーダ19および

14

第2のR/Sデコーダ21によるもとの送信データの推定方法を具体例にしたがって説明する。ここでは、具体例として、3つの方法をあげる。第1の方法としては、たとえば、第1の判定器18または第2の判定器20にてもとの送信データが推定される毎に、対応する第1のR/Sデコーダ19、または第2のR/Sデコーダ21が、交互にエラーのチェックを行い、いずれか一方のR/Sデコーダが「エラーがない」と判断した段階でターボ符号器による上記繰り返し処理を終了させ、そして、リードソロモン符号を用いて前記推定されたもとの送信データの誤り訂正を行い、より推定精度の高い送信データを出力する。

【0057】また、第2の方法としては、第1の判定器18または第2の判定器20にてもとの送信データが推定される毎に、対応する第1のR/Sデコーダ19、または第2のR/Sデコーダ21が、交互にエラーのチェックを行い、両方のR/Sデコーダが「エラーがない」と判断した段階でターボ符号器による上記繰り返し処理を終了させ、そして、リードソロモン符号を用いて前記推定されたもとの送信データの誤り訂正を行い、より推定精度の高い送信データを出力する。

【0058】また、第3の方法としては、上記第1および第2の方法にて誤って「エラーがない」と判断され、繰り返し処理が実施されなかった場合に誤訂正をしようという問題を改善し、たとえば、予め決めておいた所定回数分の繰り返し処理を実施し、ある程度、ビット誤り率を低減しておいてから、リードソロモン符号を用いて前記推定されたもとの送信データの誤り訂正を行い、より推定精度の高い送信データを出力する。

【0059】このように、図1(b)に示す復号器を用いた場合には、変調方式の多値化に伴ってコンスタレーションが増大する場合においても、特性劣化の可能性がある受信信号の下位2ビットに対する軟判定処理とリードソロモン符号による誤り訂正とを実施するターボ復号器と、受信信号におけるその他のビットに対して硬判定を行う判定器と、を備えることで、計算量の多い軟判定処理の削減と、良好な伝送特性と、を実現することが可能となる。

【0060】また、第1のR/Sデコーダ19および第2のR/Sデコーダ21を用いて送信データを推定することにより、イテレーション回数を低減することができ、計算量の多い軟判定処理およびその処理時間をさらに削減することが可能となる。なお、ランダム誤りとバースト誤りが混在するような伝送路においては、シンボル単位での誤り訂正を行うR-S符号(リードソロモン)や他の既知の誤り訂正符号等との併用により優れた伝送特性が得られることが一般的に知られている。

【0061】最後に、本発明のターボ符号器を用いて送

信データを復号した場合のBER（ビットエラーレート）特性と、従来のターボ符号器を用いて送信データを復号した場合のBER特性と、を比較する。図7は、両者のBER特性を示す図である。たとえば、BERを用いてターボ符号の性能を判断する場合、ターボ符号語の「最小ハミング重み： $w_{min}$ 」が、高SNRのBERに対して影響を与える。すなわち、最小ハミング重みが小さいと、エラーフロア領域（BERの下落が緩やかにな

$$P_b \leq \sum_{w=1}^{N^i} \sum_{w^0=w_{min}}^{N^0} \frac{N_{w^0} \cdot w^i}{N^i} \cdot Q \left( \sqrt{2 \cdot w^0 \cdot R \cdot \frac{E_b}{N_0}} \right) \cdots \cdots (7)$$

【0063】ただし、 $w^i$ は符号器への情報ビット系列の $N^i$ ビットに含まれる‘1’の個数（ハミング重み）を表し、 $w^0$ は符号化された後の符号語系列の $N^0$ ビットのハミング重みを表し、 $w_{min}$ は符号語の最小ハミング重みを表し、 $R$ は符号化レートを表し、 $E_b/N_0$ は1情報ビットあたりの信号エネルギー対雑音電力比を表し、上記関数 $Q(x)$ は、以下の（8）式のように表す。

【数5】

$$Q(x) = \frac{1}{\sqrt{2\pi}} \int_x^{\infty} \exp\left(-\frac{t^2}{2}\right) dt \cdots \cdots (8)$$

【0064】これにより、高 $E_b/N_0$ 領域、すなわち、エラーフロア領域では、関数 $Q(x)$ の減少によって、最小ハミング重み： $w_{min}$ が最もBER特性に影響を与えることがわかる。このような状況に鑑み、ここでは、各符号器の性能比較の指標として、ターボ符号語の最小ハミング重みを採用した。

【0065】また、図8は、ある特定のインターリーブを採用した場合における、本発明のターボ符号器の最小ハミング重みと従来のターボ符号器における最小ハミング重みとを示す図である。この最小ハミング重みは、入力される情報ビット系列のハミング重みが‘2’および‘3’であるものを全パターンにわたってターボ符号化し、その後、その符号化された系列のハミング重みを求め、その中の最小値を示したものである。

【0066】図7および図8における比較結果から、最小ハミング重みが大きく、エラーフロア領域のBER特性が低い、本発明にかかるターボ符号器の性能の方が、従来技術より明らかに優れているといえる。

【0067】以上、本実施の形態においては、ターボ符号器1で使用する再帰的組織畳込み符号化器（エンコーダ）に、たとえば、図5（b）および図6に示すような、送信データのいずれか一方の系列を最終段の加算器に入力する形を採用することで、送信データの影響を冗長データに対してより強く反映させることができるようになる。これにより、受信側における復調特性を、従来技術と比較して大幅に向上させることができるようになるため、シャノン限界に近い最適な伝送特性、すなわち、最適なBER特性を得ることが可能となる。

【0068】

\*る領域）のBERが高くなることが一般的に知られている。

【0062】具体的にいうと、BPSK変調を用いた白色ガウス雑音通信路において、誤り訂正符号のBER特性の理論式は、一般的に、以下の（7）式のように示されている。

【数4】

【発明の効果】以上、説明したとおり、本発明によれば、ターボ符号器で使用する再帰的組織畳込み符号化手段（エンコーダ）に、たとえば、情報ビット系列のいずれか一方を最終段の加算器に入力する形を採用することで、送信データの影響を冗長データに対してより強く反映させることができるようになる。これにより、受信側における復調特性を、従来技術と比較して大幅に向上させることができるようになるため、シャノン限界に近い最適な伝送特性、すなわち、最適なBER特性を得ることが可能な通信装置を得ることができる、という効果を奏する。

【0069】つぎの発明によれば、第1の情報ビット系列の入力と第2の情報ビット系列の入力とを、第1の再帰的組織畳込み符号化手段と第2の再帰的組織畳込み符号化手段との間で入れ替えることにより、すなわち、第1の情報ビット系列と第2の情報ビット系列との間で、出力までに通る遅延器の数を同一にすることにより、受信側による第1および第2の情報ビット系列の推定精度を均一化することが可能な通信装置を得ることができる、という効果を奏する。

【0070】つぎの発明によれば、第1の情報ビット系列と第2の情報ビット系列との間で、出力までに通る遅延器の数を同一にすることにより、受信側による第1および第2の情報ビット系列の推定精度を均一化することが可能な通信装置を得ることができる、という効果を奏する。

【図面の簡単な説明】

【図1】 本発明にかかる通信装置で使用される符号器および復号器の構成を示す図である。

【図2】 本発明にかかる通信装置の送信系の構成を示す図である。

【図3】 本発明にかかる通信装置の受信系の構成を示す図である。

【図4】 各種ディジタル変調の信号点配置を示す図である。

【図5】 ターボ符号器1の構成を示す図である。

【図6】 図5（b）の再帰的組織畳込み符号化器と同一の符号を構成する再帰的組織畳込み符号化器の一例を示す図である。

【図7】 本発明のターボ符号器を用いて送信データを復号した場合のBER特性、および従来のターボ符号器を用いて送信データを復号した場合のBER特性を示す図である。

【図8】 ある特定のインタリーブサイズを採用した場合における、本発明のターボ符号器の最小ハミング重みと従来のターボ符号器における最小ハミング重みとを示す図である。

【図9】 送信系において使用されるターボ符号器の構成を示す図である。

【図10】 受信系において使用されるターボ復号器の構成を示す図である。

【図11】 従来のターボ符号器およびターボ復号器を用いた場合のビットエラーレート特性を示す図である。

【符号の説明】

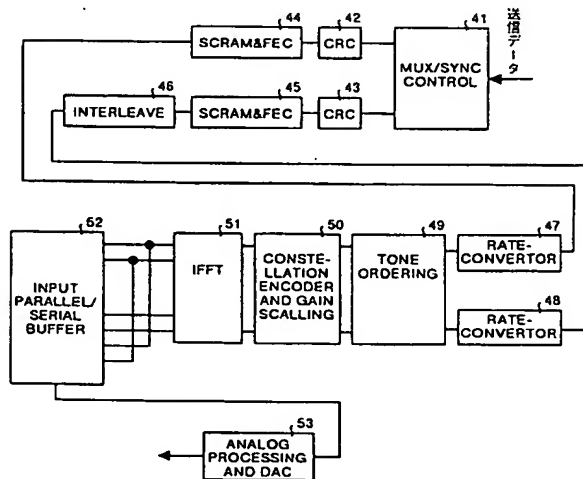
1 ターボ符号器、11 第1の復号器、12、16、65、66、67、68、69、75、76、77、78 加算器、13、14、32、33 インタリーブ、15 第2の復号器、17 デインタリーブ、18 第1の判定器、19 第1のR/Sデコーダ、20 第2の判定器、21 第2のR/Sデコーダ、22 第3の判定器、31 第1の再帰的組織畳込み符号化器、34

10

20

第2の再帰的組織畳込み符号化器、41 マルチプレックス/シンクコントロール、42、43 サイクリックリダンダンシィチェック (CRC)、44、45 フォワードエラーコレクション (FEC)、46 インタリーブ、47、48 レートコンバータ、49 トーンオーダリング、50 コンスタレーションエンコーダ/ゲインスケール、51 逆高速フーリエ変換部 (IFFT)、52 インพุットパラレル/シリアルバッファ、53 アナログプロセッシング/ディジタル-アナログコンバータ、61、62、63、64、71、72、73、74 遅延器、141 アナログプロセッシング/アナログ-ディジタルコンバータ、142 タイムドメインイコライザ (TEC)、143 インพุットシリアル/パラレルバッファ、144 高速フーリエ変換部 (FFT)、145 周波数ドメインイコライザ (FEC)、146 コンスタレーションエンコーダ/ゲインスケール、147 トーンオーダリング、148、149 レートコンバータ、150 デインタリーブ、151、152 フォワードエラーコレクション、153、154 サイクリックリダンダンシィチェック (CRC)、155 マルチプレックス/シンクコントロール。

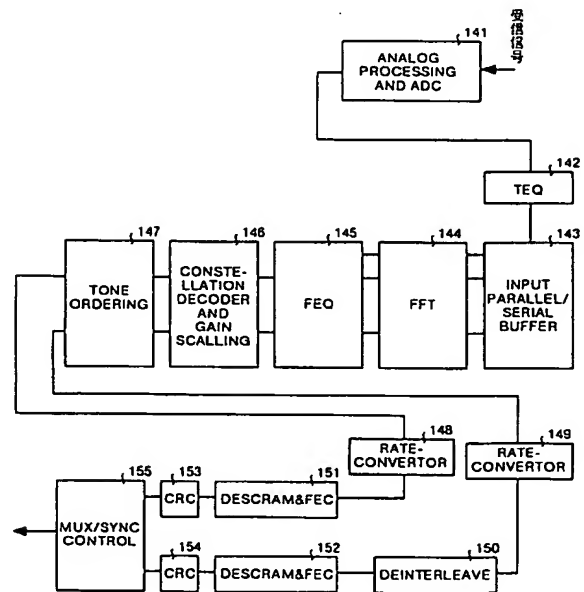
【図2】



【図8】

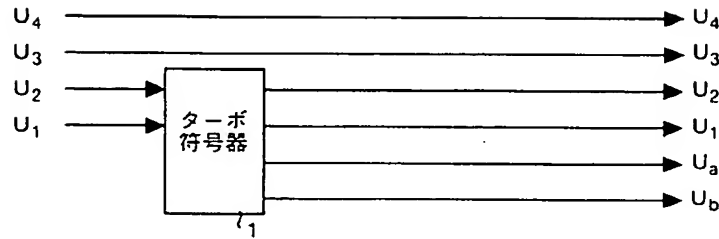
インタリーブサイズ (bit)	従来符号器	提案符号器
128	10	11
256	10	11
512	10	12

【図3】

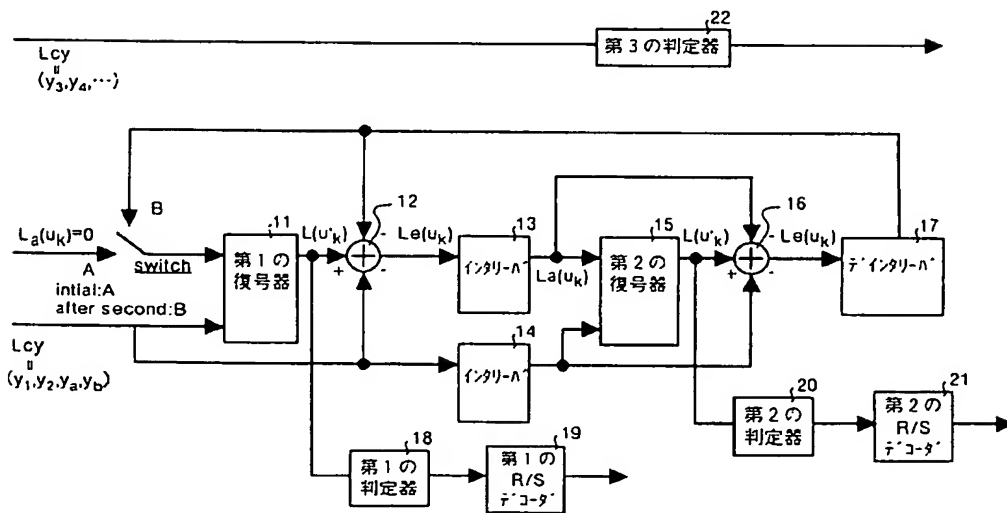


【図 1】

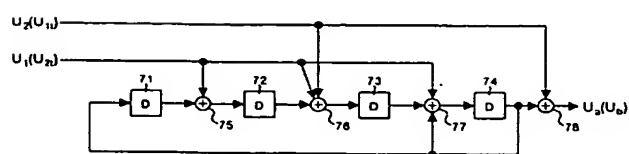
(a)



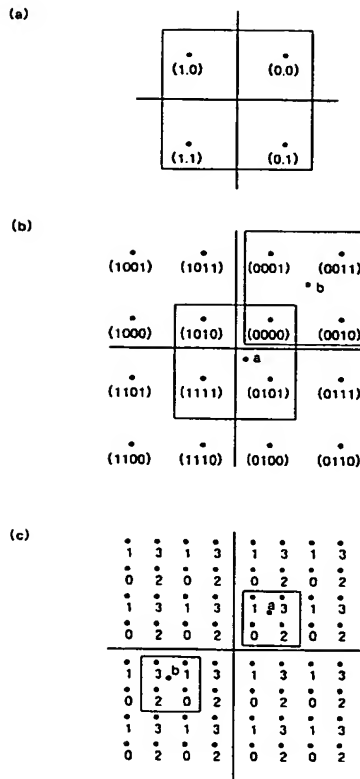
(b)



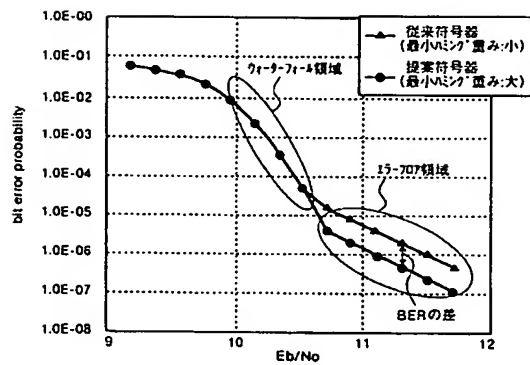
【図 6】



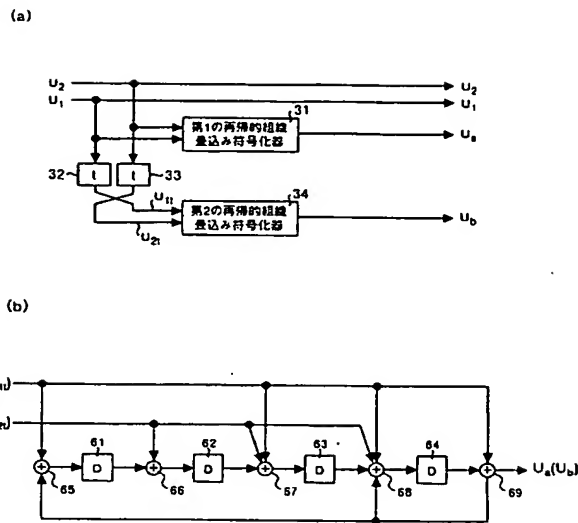
【図4】



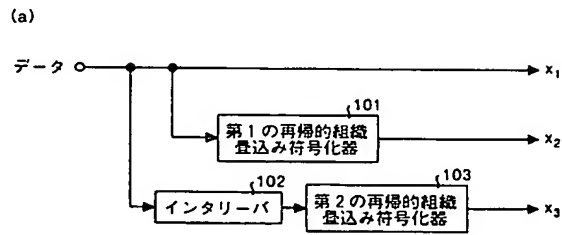
【図7】



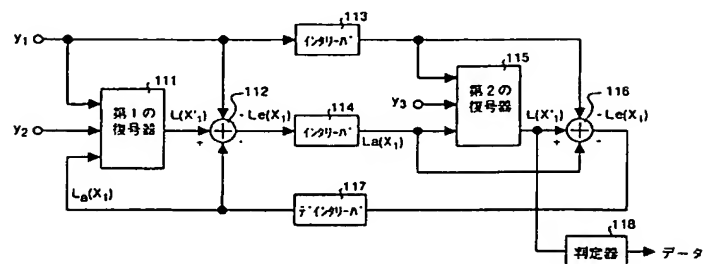
【図5】



【図9】



【図10】



【図 11】

